

1 はじめに

移動体通信の通信量（トラフィック）は10年で1000倍の割合で増大^[1]しており，通信の高速・大容量化は今後ますます重要となる。これにともない効率の良い通信システムがますます重要となる。

移動体通信システムでは大気を伝送媒体として用いるため，気象条件や地理的条件により伝搬路特性が変化するフェージング問題があり，また，さまざまな他システムやチャネルからの干渉があり，これを防ぐ必要がある。このような環境の中で，限られた範囲の通信リソース（周波数，時間，符号，空間，電力）を用いて，多数のユーザが高速・大容量で，かつ，高品質な通信を同時に行えるようにする必要がある。

このため，システム的には，帯域拡大（高速・高周波化）による周波数リソースの増大を図るとともに，効率良い通信リソースの活用，および，フェージングおよび他からの干渉を防ぐ無線アクセスのための取り組みが行われてきた。システム要求から，送受信機に用いられる無線回路デバイスに対する要求性能が決められる。図1.1に移動体通信システムの一般的な送受信機構成を示す。図にはシステムおよび回路デバイスに対して検討すべき項目と課題も示している。

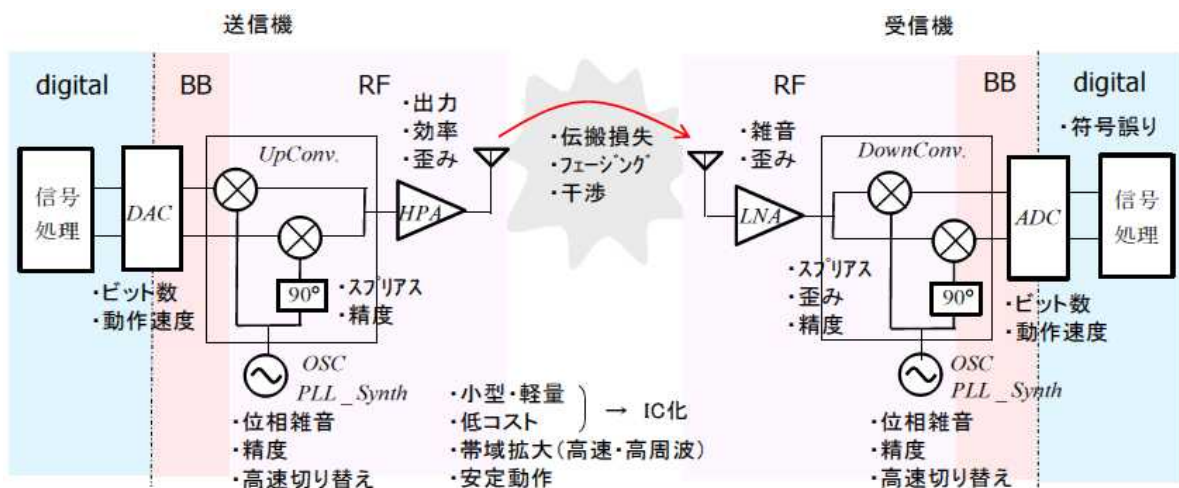


図 1.1 移動体通信システムの一般的な送受信機構成と検討すべき項目・課題

表 1.1 に送受信機に用いられる回路デバイスに対する要求項目と性能をまとめて示す。各回路デバイスには、個別の要求項目・性能の他に、小型・軽量、低コストのため IC 化に適した構造であることが望まれる。また、今後のさらなる高速・大容量化のため帯域拡大が必要であり、回路デバイスに対するさらに高速・高周波化が必要となる。また、当然であるが、安定動作する回路設計が必要である。

表 1.1 回路デバイスに対する要求項目と性能

回路デバイス	要求項目・性能	
高出力増幅器 <i>HPA</i>	<ul style="list-style-type: none"> ・高出力 ・高効率(低消費電力) ・低歪み(低IM, ACPR, NPR) 	<ul style="list-style-type: none"> ・小型・軽量 ・低コスト ・帯域拡大 (高速・高周波) ・安定動作 } → IC化
低雑音増幅器 <i>LNA</i>	<ul style="list-style-type: none"> ・低雑音 ・低歪み(高IIP3) 	
周波数変換器 <i>UpConv./ DownConv.</i>	<ul style="list-style-type: none"> ・低スプリアス(含イメージリジエクション) ・低歪み(高IIP3) ・高精度 	
発振器 <i>OSC</i> <i>PLL_Synth</i>	<ul style="list-style-type: none"> ・低位相雑音 ・高精度 ・高速切り替え 	
アナログ・デジタル変換器 <i>ADC / DAC</i>	<ul style="list-style-type: none"> ・低量子化雑音(ビット数) ・高速動作 	

本書では、送受信機に用いられるこれらの回路デバイス技術について述べる。以下に各章の概要を示す。

2 章 増幅器設計の基礎

増幅器設計のための基礎技術を述べる。具体的には、FET 増幅器の基本構成と増幅動作、有能電力と共役整合と反射、S パラメータとシグナルフローグラフ、安定係数と安定円、FET の小信号モデリング、非線形シミュレーションについて述べる。

3 章 高出力増幅器

高出力増幅器の(1)高出力化、(2)高効率化、(3)低歪み化技術を述べる。(1)高出力化については、高出力化設計、電力合成とループ発振、(2)高効率化については、効率整合と出力整合、バイアスによる動作級 (A, B, C 級)、高調波処理による高効率動作級 (F, 逆 F, E 級)、(3)低歪み化については、歪み発生メカ

ニズム，歪み特性シミュレーション，各種の歪み補償方式について述べる。

4 章 低雑音増幅器

FET 増幅器における雑音発生メカニズム，雑音指数，雑音パラメータ，雑音整合，受信機の低雑音化設計方法，受信機のレベルダイヤ設計例について述べる。

5 章 ミクサ・周波数変換器

前半部で，FET ミクサの構成と動作，ミクサの端子間アイソレーション改善のためのバランス型およびダブルバランス型ミクサの構成と動作について述べる。

後半部で，負周波数を考慮した周波数変換のモデリング，ヘテロダイン周波数変換，イメージリジェクション周波数変換，ダイレクトコンバージョン周波数変換について述べる。ダイレクトコンバージョン周波数変換のキーデバイスである直交変調器についてその構成と性能劣化要因をあげ，通信システムに及ぼす影響について述べる。

6 章 発振器と位相雑音

FET 発振器の発振メカニズム，発振周波数の安定性，位相雑音について述べる。位相雑音については，その発生メカニズム，発振器のスペクトル特性の導出，通信装置に与える影響について述べる。

7 章 PLL シンセサイザ

チャージポンプ方式 PLL を取り上げ，その構成と動作を述べる。PLL の伝達関数を導出し，これから，PLL 動作の安定性，収束性，位相雑音補償について述べる。また，整数分周 PLL シンセサイザ，および分数分周 PLL シンセサイザについても述べる

8 章 アナログ・デジタル変換器

前半部で，アナログ・デジタル変換の基礎として，サンプリング，量子化，ビット数，SNR と CNR，ピークファクタ，などの性能パラメータについて述べる。また，通信用アナログ・デジタル変換器（ADC）の仕様の設計方法および設計例について述べる。

後半部で，種々の ADC および DAC の回路構成とその動作について述べる。また， $\Delta \Sigma$ 変調 ADC/DAC 回路について述べる。 $\Delta \Sigma$ 変調 ADC/DAC 設計に必要な Z 変換，スイッチトキャパシタ回路，ノイズシェーピング技術について述べる。